

Capítulo 3

Transmissão e Multiplexação Digitais

3.1 Introdução

A principal vantagem da transmissão digital em relação à transmissão analógica é que, teoricamente, a transmissão digital pode alcançar a uma distância infinita. Na transmissão analógica, os repetidores, que são colocados em espaçamento regulares para recuperação do sinal transmitido, são simplesmente amplificadores que amplificam o sinal juntamente com o ruído que é somado a cada novo trecho. Assim, após um certo número de repetidores, a relação entre sinal e ruído, S/N , estará tão baixa que não será possível distinguir entre o sinal e o ruído. Nos repetidores digitais não há somente o processo de amplificação. Há também, os processos de detecção e de regeneração dos bits. O sinal impregnado de ruído que chega ao repetidor digital sofre um processo eficiente de detecção de bits. Após a detecção dos bits, existe o processo de regeneração que consiste em retransmitir os bits nos formatos originalmente transmitidos. Em cada repetidor digital, os bits são recuperados exatamente como se fossem no primeiro trecho do sistema de transmissão, assim, podendo atingir, teoricamente, a uma distância infinita. Na prática, isso não ocorre, pois os processos de detecção e regeneração são imperfeitos e ocasionam um limite na distância coberta pelo sistema de transmissão digital.

Houve uma grande evolução na tecnologia do meio físico de transmissão. Iniciando com meios físicos de cobre, passando por cabos coaxiais, nos dias de hoje, há uma utilização em grande escala das fibras ópticas. Assim, o problema sério de limitação de banda existente até há pouco tempo atrás, tornou-se, atualmente, uma certa abundância de banda, e é um dos fatores de revolução dos sistemas de comunicação.

O objetivo desse capítulo é discutir aspectos relevantes da transmissão, principalmente com relação a multiplexação. Inicialmente, estuda-se o sistema de transmissão digital denominado de plesiócrono. A seguir, o sistema de transmissão digital síncrono será detalhado.

3.2 Sistema de Transmissão Digital Plesiócrona

A configuração geral de um sistema de comunicação telefônica é mostrada na Fig. 3.1.

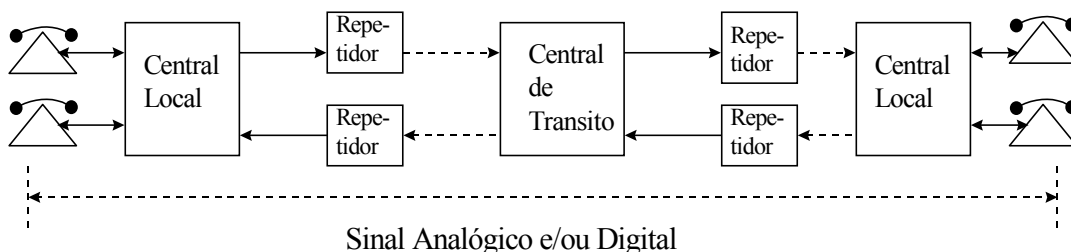


Figura 3.1 Sistema de comunicação telefônica.

Um sistema de comunicação telefônica é formado por centrais locais que concentram os aparelhos telefônicos, repetidores e centrais de trânsito. O trecho entre o aparelho telefônico e a central local, na maioria dos casos, é analógico. Mas, o resto do sistema de comunicação está

sendo digitalizado de maneira bastante rápida, embora a coexistência de sinais analógicos e digitais pode ser observada em alguns trechos.

As centrais locais, assim como as centrais de trânsito na Fig. 3.1, embutem equipamentos de multiplexação. No caso da central local digital, os principais equipamentos que fazem parte da central estão mostrados na Fig. 3.2.

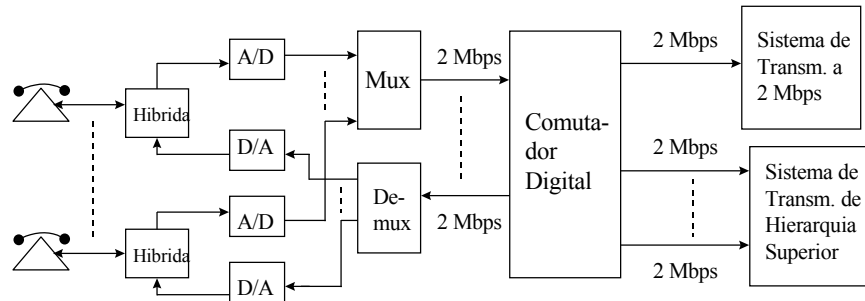


Figura 3.2 Central local digital com equipamentos de multiplexação.

A híbrida e os conversores A/D e D/A têm as mesmas estruturas estudadas no capítulo anterior.

Multiplexador (Mux)

O multiplexador da Fig. 3.2 atribui, de uma maneira seqüencial, a cada um dos 32 canais, um intervalo de tempo para transmitir 8 bits. Esse processo é repetido a cada 125 μ segundos; intervalo esse denominado de quadro. Dos 32 canais, 30 canais são de voz, um de sincronismo e um de sinalização. O enlace de saída, portanto, opera a uma taxa de $(32 \times 8) / 125 \mu\text{seg.} = 2,048$ Mbps (Mega- 10^6 - bits por segundo) . Por simplicidade essa taxa é escrita como 2 Mbps.

A estrutura de quadro é mostrada na Fig. 3.3.

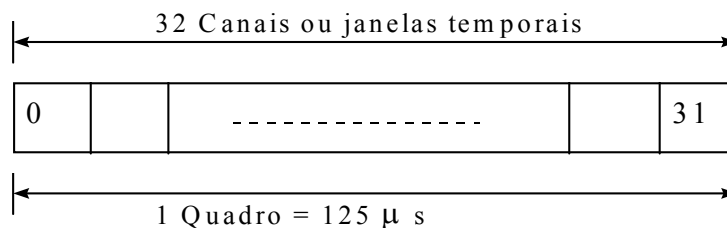


Figura 3.3 Estrutura de quadro.

Os canais são numerados de 0 a 31. O canal 0 é utilizado para sincronismo e o canal 16 é reservado para sinalização. Essa estrutura de quadro para o PCM é utilizada na Europa e no Brasil e corresponde a uma frequência de amostragem de 8 KHz, e uma codificação de 8 bits por amostra (A padronização desse sistema PCM foi feita por ITU-T, e se encontra como padrão G.711).

Como o canal 16, utilizado para a sinalização, contém somente 8 bits, é necessário uma estrutura para transportar os bits de sinalização dos 30 canais de voz. A Fig. 3.4 mostra a estrutura de multiquadro utilizada para transportar as informações de sinalização dos 30 canais de voz.

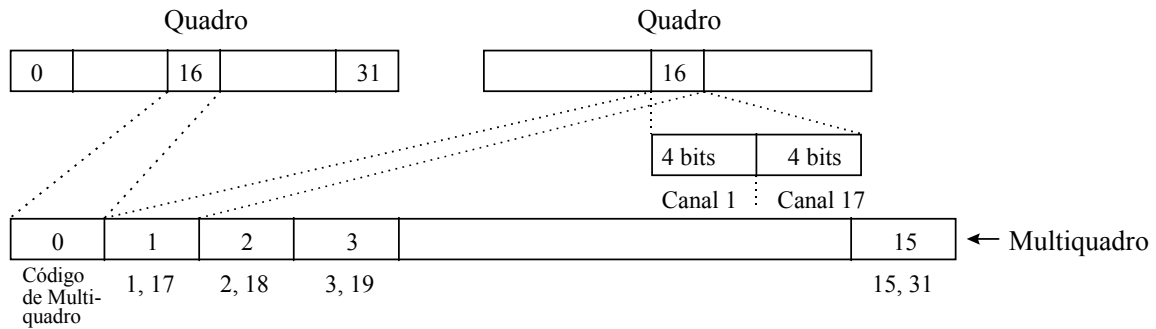


Figura 3.4 Estrutura de multiquadro para sinalização de 30 canais de voz.

O primeiro octeto (8 bits) do multiquadro indica o início do multiquadro, os outros 15 octetos são divididos, cada um, em duas partes, cada parte contendo 4 bits que são utilizados para sinalização de um canal. O segundo octeto transporta informações dos canais 1 e 17, o terceiro, dos canais 2 e 18 e assim por diante. Portanto, são necessários 16 quadros para transportar as informações de sinalização.

O sincronismo é o processo em que o receptor detecta o início do quadro para saber exatamente a seqüência dos canais. Os 8 bits do canal 0 da Fig. 3.3 são utilizados para essa finalidade. É escolhido um padrão de bits, denominado de “palavra” de sincronismo. Portanto, essa palavra de sincronismo deve aparecer no início de todos os quadros.

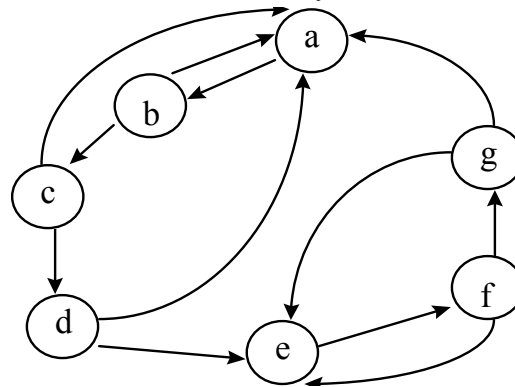
O receptor possui um circuito comparador, que ao identificar a palavra de sincronismo passa a considerá-la como pertencente ao canal de sincronismo e os demais conjuntos consecutivos de 8 bits cada, como sendo os demais canais de voz. Trinta e um canais após essa identificação, a palavra de sincronismo deverá ocorrer novamente. Nessas circunstâncias diz-se que o receptor está operando em sincronismo (estado a na Fig.3.5).

Duas situações podem retirar o receptor de sincronismo, fazendo com que os canais de informação sejam confundidos, provocando a perda das mensagens transmitidas. A primeira situação é ocorrência de erros no meio de transmissão devido ao ruído, que altera a palavra de sincronismo e não permite sua correta identificação, ocasionando uma falsa perda de sincronismo (falso alarme). A segunda situação é ocorrência de uma cópia da palavra de sincronismo em um canal de informação, implicando em um falso sincronismo.

Para tornar o sistema de detecção de sincronismo robusto quanto ao falso alarme e ao falso sincronismo, o circuito de detecção de sincronismo passa por várias "fases" entre os estados "em sincronismo" e "fora de sincronismo".

Assim, quando o sistema está operando em sincronismo, observa os bits da palavra de sincronismo apenas durante o canal correspondente. Se a palavra de sincronismo é detectada corretamente, essa situação perdura indefinidamente. O teste de sincronismo se faz, portanto, uma vez em cada quadro.

Se a palavra de sincronismo é detectada incorretamente, o sistema passa para uma situação de pré-alarme (estados b, c e d na Fig. 3.5), e se essa situação perdurar por 4 quadros consecutivos, o estado "fora de sincronismo" (estado e na Fig. 3.5) é atingido. Entretanto, se a palavra de sincronismo for reencontrada antes de 4 quadros consecutivos, o sistema é reconsiderado em sincronismo.



- Estado a : em sincronismo
 Estado b : palavra de sincronismo não detectada no quadro n
 Estado c : palavra de sincronismo não detectada no quadro n + 1
 Estado d : palavra de sincronismo não detectada no quadro n + 2
 Estado e : fora de sincronismo (procura bit a bit)
 Estado f : palavra de sincronismo detectada no quadro 0
 Estado g : palavra de sincronismo detectada no quadro 1

Figura 3.5 Diagrama de transição para sincronismo de quadro.

Durante a situação fora de sincronismo, a busca pela palavra de sincronismo passa a ser bit a bit (busca livre), isto é, a cada novo bit que chega, uma palavra de 8 bits é testada, e se a identificação for positiva, estes 8 bits passam a ser considerados o novo canal de sincronismo. Se antes da confirmação de 3 quadros consecutivos houver uma detecção incorreta da palavra de sincronismo (estados f e g na Fig. 3.5), o sistema volta a operar em busca livre.

Sistema de Transmissão a 2 Mbps

A Fig. 3.6 mostra as partes de um sistema de transmissão a 2 Mbps. A figura mostra somente um sentido de transmissão. O fluxo de bits após o comutador é submetido a um tratamento para uma melhor adaptação ao meio de transmissão (codificação de linha e circuito de linha). Após percorrer uma certa distância (em torno de 2 Km), o fluxo de bits é regenerado no repetidor e novamente transmitido ao meio de transmissão. O fluxo de bits pode, eventualmente, ser comutado em centrais de trânsito, novamente regenerado e finalmente atingir a central local de destino. Na central local de destino, o fluxo de bits após a decodificação de linha é submetido a demultiplexação em 30 canais de voz, a uma taxa de 64 Kbps por canal e são transformados novamente em sinais analógicos para serem transmitidos ao usuário telefônico final. Se os telefones forem digitais, o processo é aquele explicado no capítulo anterior.

O sistema PCM acima descrito é conhecido também como E1.

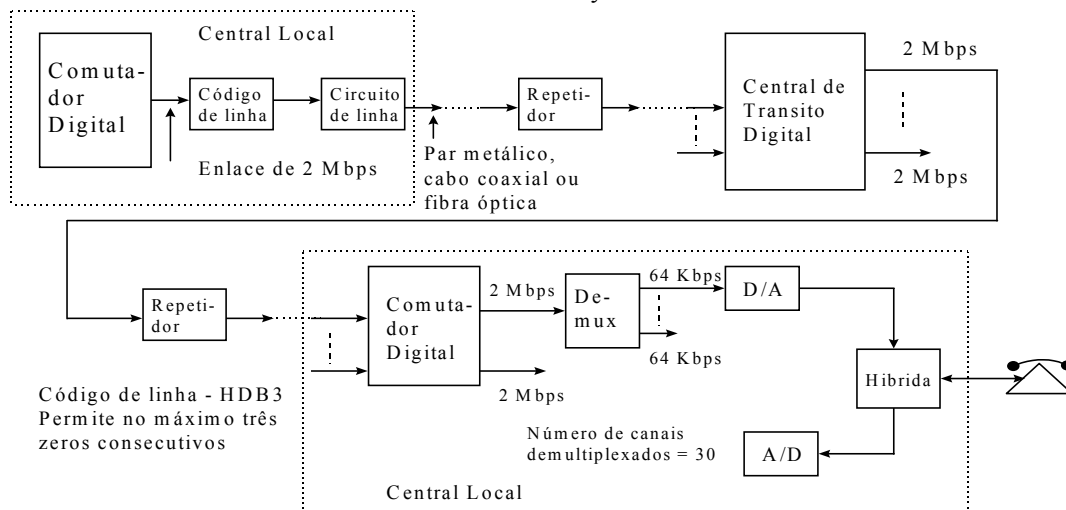


Figura 3.6 Sistema de transmissão a 2 Mbps.

Código de linha

O código de linha utilizado em enlaces PCM é o HDB3 (high density bipolar), que permite no máximo três zeros consecutivos. Esse código pode ser enunciado, de maneira geral, como HDB m , onde m é o número de zeros consecutivos que são permitidos no código. O código HDB m deve satisfazer as seguintes regras:

1. Os binários 1s são transmitidos como pulsos positivos e negativos, alternadamente (AMI).
2. Os binários zeros são contados. Até m zeros consecutivos, são codificados como zeros. Para $(m + 1)$ zeros consecutivos, é escolhido um dos códigos a seguir:

$$\underbrace{000\dots 0V}_m \text{ ou}$$

$$\underbrace{B000\dots 0V}_{m-1},$$

onde V é pulso de violação à regra do AMI e o B é um pulso de polaridade AMI normal. A escolha de um ou outro código é feita obedecendo ao critério de que a polaridade da violação deve ser sempre oposta à última violação.

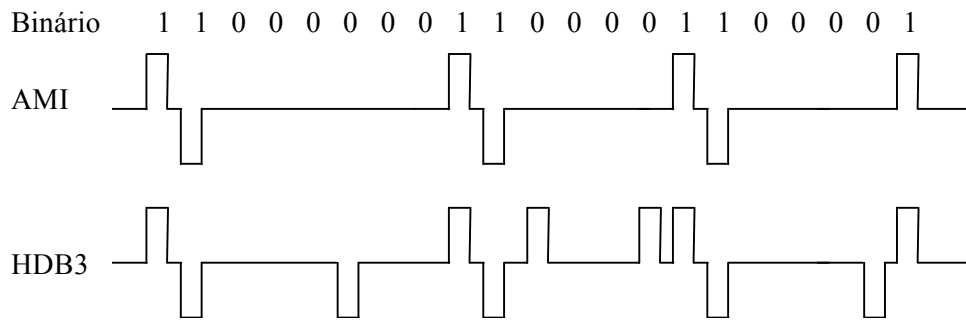
Exemplo 3.1

Para a sequência de bits abaixo,

110000001100001100001

- a) Desenhe a forma de onda usando a codificação AMI (alternate mark inversion).
- b) Desenhe a forma de onda usando a codificação HDB3.

Solução:



Repetidor

A função do repetidor digital é recuperar os bits recebidos, que estão totalmente atenuados e corrompidos pelo ruído, na sua forma original, exatamente como foram transmitidos no primeiro trecho de um sistema de transmissão PCM.

Um repetidor é constituído por partes mostradas na Fig. 3.7.

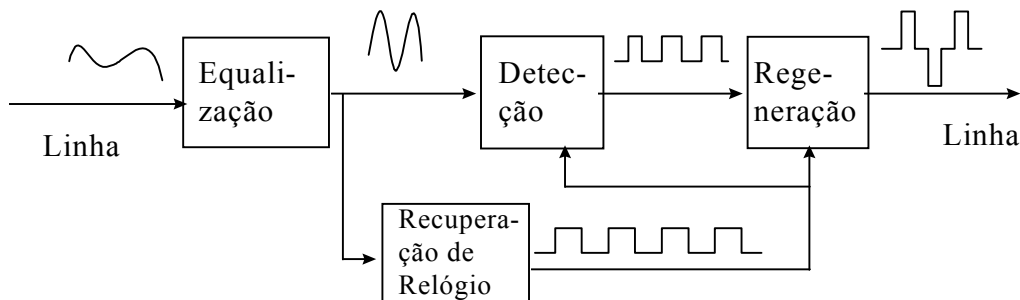


Figura 3.7 Partes de um repetidor.

A função de equalização é amplificar o sinal atenuado e, também, confinar no tempo o sinal que está alargado devido ao processo de filtragem de componentes de alta frequência pelo meio de transmissão.

A recuperação do relógio é feita a partir do próprio sinal, extraindo a componente fundamental através de um circuito PLL (phase locked loop) ou circuito LC sintonizado.

Na detecção, é feita a decisão se o sinal é um pulso, significando o nível 1, ou um zero. Na regeneração, o sinal recebe a potência e o formato adequado para ser transmitido, novamente, na linha.

Sistema de Transmissão de Hierarquia Superior

Em locais onde o tráfego telefônico é bastante intenso, o sistema de transmissão a 2 Mbps pode ser insuficiente. Colocar vários sistemas de transmissão a 2 Mbps pode ser não econômico, assim existem multiplexadores para operar em velocidades superiores a 2 Mbps. A Fig. 3.8 mostra o esquema de multiplexação estruturada em hierarquias.

A 1ª hierarquia corresponde a enlaces de 2 Mbps em que são multiplexados 30 canais de voz. Na 2ª hierarquia, 4 enlaces de 2 Mbps que são denominados de tributários, são multiplexados em um enlace de 8,448 Mbps (abreviadamente 8 Mbps), originando um PCM de 120 canais. Na 3ª hierarquia, 4 enlaces de 8,448 Mbps são multiplexados em um enlace de

34,368 Mbps (abreviadamente 34 Mbps), resultando em PCM de 480 canais. Na 4ª hierarquia resulta um PCM de 1920 canais em um enlace de 139,264 Mbps (abreviadamente 140 Mbps) e na 5ª hierarquia um PCM de 7680 canais em um enlace de 564,992 Mbps (abreviadamente 560 Mbps).

Observe que a taxa de bits de saída de uma hierarquia PCM superior não é exatamente igual a multiplicação dos sistemas de hierarquia inferior. Isso se deve ao fato de que os sistemas de hierarquia inferior não são totalmente sincronizados, existindo uma pequena diferença nas taxas de bits. Assim, para poder acomodar todos os bits, a hierarquia superior opera com uma taxa de bits um pouco superior a 4 vezes a taxa de um enlace de hierarquia inferior. É um processo denominado de justificação em analogia a um editor de texto em que são colocados alguns espaços para que a linha se ajuste exatamente ao número especificado de letras. Dessa maneira, o sistema de hierarquia PCM é conhecido como **hierarquia digital plesiócrona**. A palavra plesiócrona significa quase em sincronismo.

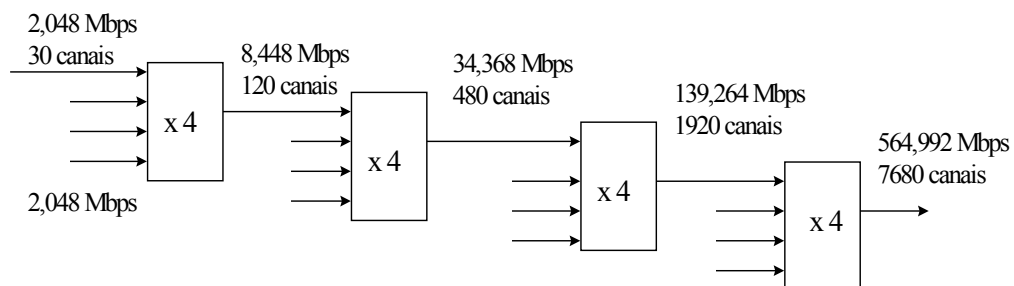


Figura 3.8 Multiplexação em hierarquia superior.

Os enlaces de 8 Mbps servem somente de estágio intermediário para enlaces de 34 Mbps. Os enlaces de 34 Mbps e superiores usam como o meio de transmissão as fibras ópticas.

Sistema PCM Americano

A importância do sistema PCM americano está no fato histórico, pois foi o primeiro sistema PCM desenvolvido no mundo. Assim apresenta algumas limitações técnicas, como utilizar bits dos canais de voz para a sinalização. A estrutura de quadro é mostrada na Fig. 3.9.

O primeiro bit de cada quadro é utilizado, alternadamente, para sincronismo de quadro e de multiquadro. É utilizado um conjunto de 12 quadros para obter as palavras de sincronismo e de multiquadro. Os bits de quadros ímpares são utilizados para sincronismo de quadro. A palavra de sincronismo é 101010. Os bits de quadros pares são para sincronismo de multiquadro e a palavra utilizada é 001110.

A frequência de amostragem é 8 KHz e cada canal contém 8 bits. Assim, a taxa de transmissão de bits será $[(24 \times 8) + 1] / 125 \mu\text{seg.} = 1,544 \text{ Mbps}$.

A sinalização é feita de modo “in-band”. A cada 6 quadros, o bit menos significativo de cada canal de voz é utilizado para a sinalização (os bits A e B na Fig. 3.9). Desse modo em cada 12 quadros são formados dois conjuntos (A e B) de canais de sinalização.

O sistema PCM americano é conhecido também por T1.

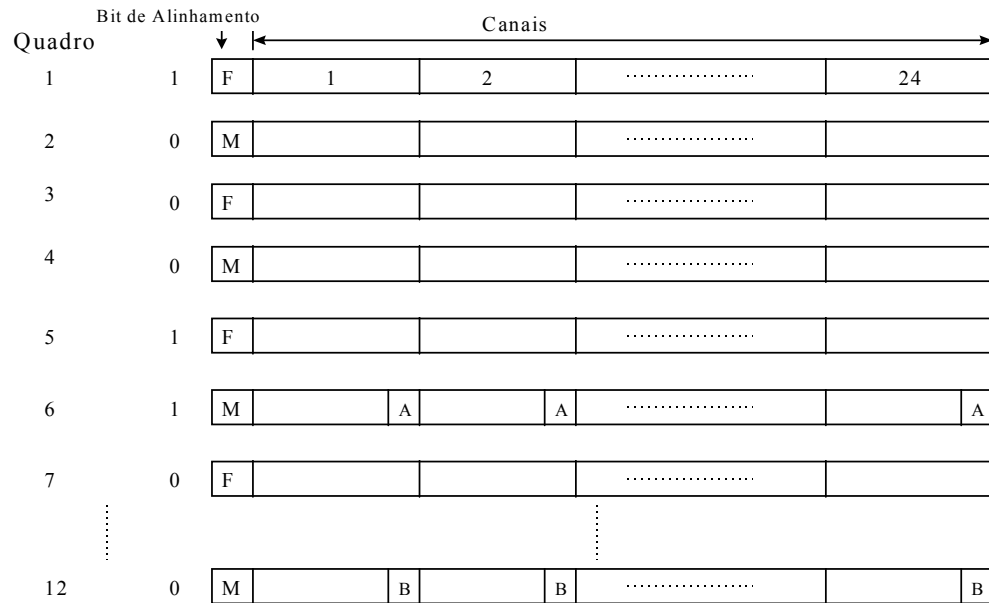


Figura 3.9 Estrutura de quadro do sistema PCM americano.

Hierarquia Superior

No sistema americano de hierarquia superior mostrado na Fig. 3.10, a 1ª hierarquia (DS-1) corresponde a enlace de 1,544 Mbps que multiplexa 24 canais de voz.

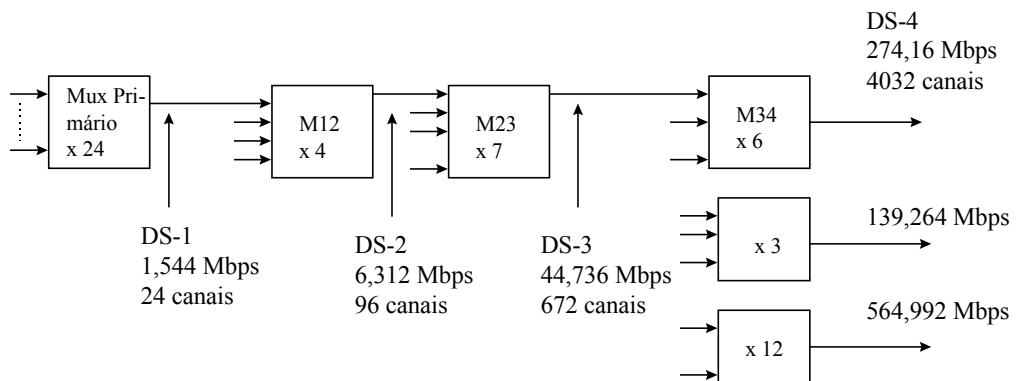


Figura 3.10 Hierarquia PCM do sistema americano.

Na 2ª hierarquia (DS-2) são multiplexados 4 enlaces de 1,544 Mbps, resultando um enlace de 6,312 Mbps e 96 canais. Na 3ª hierarquia (DS-3) são multiplexados 7 enlaces de 6,312 Mbps em um enlace de 44,736 Mbps, resultando 672 canais. Na 4ª hierarquia há três diferentes maneiras de se fazer a multiplexação. A primeira é multiplexar 6 enlaces de 44,736 Mbps em um enlace de 274,16 Mbps, originando 4.032 canais. A segunda maneira é multiplexar 3 enlaces de 44,736 Mbps em um enlace de 139,264 Mbps, tornando compatível com o sistema PCM europeu de 4ª hierarquia. A terceira opção é mutiplexar 12 enlaces de 44,736 Mbps em um enlace de 564,992 Mbps, e tornar compatível com o sistema PCM europeu de 5ª hierarquia.

3.3 Sistema de Transmissão Digital Síncrona - SONET/SDH

O sistema de transmissão plesiócrona, estudado na seção anterior, apresenta algumas características não desejáveis. O primeiro ponto é que existem pelas menos duas versões diferentes que não são compatíveis. Isso aumenta o custo de desenvolvimento de equipamentos para os fabricantes que necessitam desenvolver duas versões. Uma outra característica do sistema plesiócrono é que no seu primeiro nível (2,048 Mbps ou 1,544 Mbps), a multiplexação é feita em bytes, mas para os níveis superiores, a multiplexação é feita bit a bit. Essa multiplexação bit a bit dificulta a implementação da função insere/retira (add/drop) de tributários, que é conseguida depois de sucessivas multiplexações e demultiplexações. Além disso, o sistema PDH é pobre em bits de cabeçalho para fins de gerenciamento.

O sistema de transmissão síncrona foi planejado para solucionar as deficiências do sistema PDH, e com os seguintes objetivos:

- a) Interconectar diferentes sistemas de transmissão.
- b) Multiplexar canais digitais de diferentes taxas de transmissão.
- c) Proporcionar suporte para operação, administração e manutenção.

Para concretização desses objetivos, os EUA tomaram a dianteira e desenvolveram o padrão SONET (Synchronous Optical Network). Mas, logo surgiu o padrão SDH (Synchronous Digital Hierarchy), padronizado por ITU-T, como padrão europeu e mundial. Entretanto, diferente do que foi feito no sistema PDH, há bastante compatibilidade entre o sistema SONET e SDH. O ITU-T desenvolveu o padrão SDH, tomando como base o SONET.

Nesta seção, algumas características do sistema SDH são estudadas, salientando os pontos comuns existentes nos dois sistemas.

Estrutura de SONET - Quadro Básico

É estudado, nesta sub-sessão, o quadro básico da estrutura do SONET, que é utilizado em todos os quadros de hierarquia superior tanto do SONET como do SDH. Esse quadro básico é denominado de STS-1 (Synchronous Transmission System – 1), e é mostrado na Fig. 3.11.

O comprimento em tempo do quadro é 125 μsegundos. O quadro é dividido em 9 segmentos. Em cada segmento, os primeiros 3 bytes são de overhead e os 87 bytes seguintes são de carga útil (payload). Desse modo, a taxa de transmissão do STS-1 é $((3+87) \times 8 \times 9) / 125 \mu\text{seg.} = 51,84 \text{ Mbps}$. A transmissão é feita do segmento 1 ao segmento 9. Para uma visualização e uma descrição melhores do quadro, faz-se uma representação matricial do quadro. Nessa matriz, cada segmento representa uma linha e cada byte representa uma coluna. Portanto, é uma matriz de dimensão 9 x 90. Como os segmentos são colocados um debaixo do outro, os 3 bytes de overhead de cada segmento, formam 3 colunas de overhead na matriz.

O sistema de transmissão SONET para hierarquias superiores utiliza a mesma estrutura de quadro do STS-1, entretanto, cada segmento comporta muito mais bytes. O STS-3, que é o sistema de hierarquia imediatamente superior ao STS-1, opera a uma taxa 3 vezes maior do que o STS-1. O STS-3 tem a mesma estrutura de quadro de STM-1 (Synchronous Transport Module-nível 1), que é o primeiro nível hierárquico do sistema SDH, e são totalmente compatíveis a nível de taxa de bits.

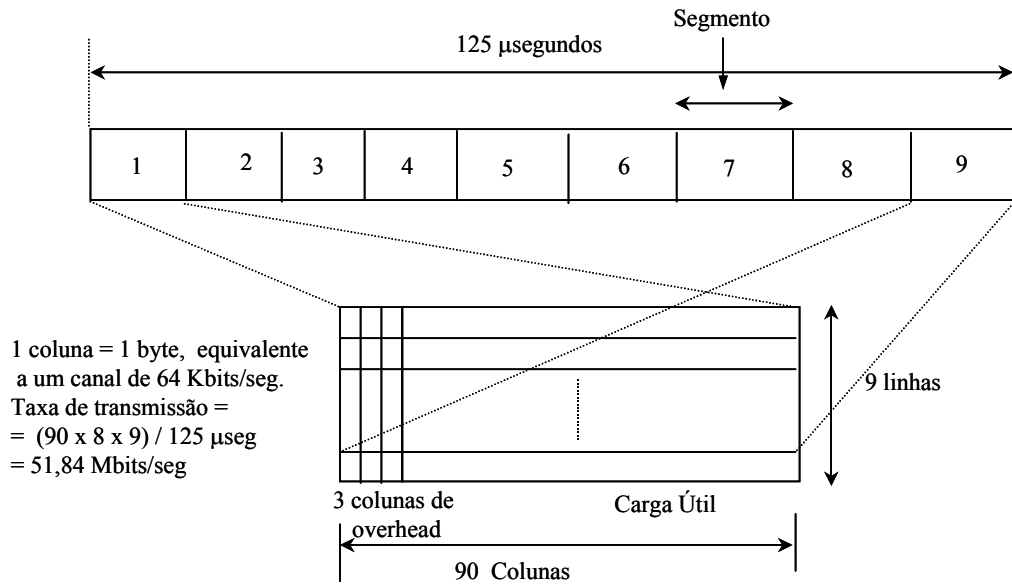


Figura 3.11 Estrutura de quadro de STS-1 em tempo e na forma matricial.

Estrutura de Quadro de STM-1

Na Fig. 3.12 é mostrada a estrutura de quadro do sistema de transmissão STM-1. O comprimento de quadro continua sendo 125 μsegundos e contém os mesmos 9 segmentos de STS-1. Entretanto, cada segmento contém, agora, 9 bytes de overhead e 261 bytes de carga útil. Portanto, a taxa de transmissão é $((9+261) \times 8 \times 9) / 125 \mu\text{seg} = 155,52 \text{ Mbps}$.

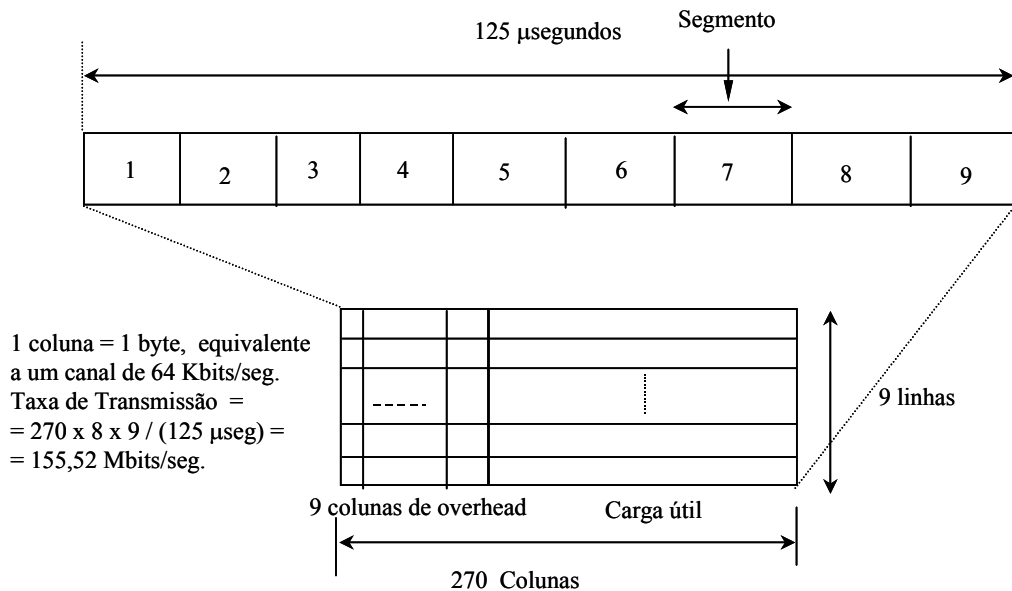


Figura 3.12 Estrutura de quadro de STM-1 ou de STS-3.

Essa formação de estrutura de quadro continua valendo para hierarquias superiores, como mostra a tabela da Fig. 3.13.

SONET		SDH	Taxa de Bits (Mbps)
Nível de portadora óptica	Formato de Quadro	Formato de Quadro	
OC-1	STS-1		51.840
OC-3	STS-3	STM-1	155.520
OC-9	STS-9		466.560
OC-12	STS-12	STM-4	622.080
OC-18	STS-18		933.120
OC-24	STS-24	STM-8	1244.160
OC-36	STS-36	STM-12	1866.240
OC-48	STS-48	STM-16	2488.320
OC-96	STS-96	STM-32	4976.640
OC-192	STS-192	STM-64	9953.280

Figura 3.13 Hierarquias de SONET e de SDH.

Na tabela da Fig. 3.13, a nível elétrico, os dois sistemas são denominados STS e STM para SONET e SDH, respectivamente. A nível óptico, os sistemas são denominados OCs.

Pode-se dizer que a taxa de transmissão de STS-n é n vezes a taxa de STS-1. Por exemplo, a taxa de transmissão de STS-12 é $12 \times 51,84 \text{ Mbps} = 622,080 \text{ Mbps}$. O cabeçalho contém $n \times 3 = 12 \times 3 = 36$ colunas e, a carga útil é $12 \times 87 = 1044$ colunas. São, no total, 1080 colunas, ou seja, $(1080 \times 8 \times 9) / 125 \mu\text{seg.} = 622,080 \text{ Mbps}$. Para o caso de SDH, pode-se dizer que a taxa de transmissão do STM-n é n vezes a taxa do STM-1. Por exemplo, a taxa de STM-4 é $4 \times 155,52 = 622,080 \text{ Mbps}$. O cabeçalho contém $n \times 9 = 36$ colunas e os dados são $n \times 261 = 1044$ colunas.

Topologia SONET / SDH

A Fig. 3.14 representa a configuração topológica de um sistema de transmissão SONET ou SDH. A principal parte do sistema é o multiplexador Add-Drop (Mux Add-Drop) em que os dados são inseridos ou retirados. O mux add-drop de ponta é denominado de mux terminal e o intermediário de mux intermediário. Em um mux intermediário, os dados podem ser retirados e outros podem ser inseridos. Os repetidores servem para regenerar os sinais enfraquecidos, e retransmiti-los com potência renovada.

Existem denominações específicas para cada trecho do sistema de transmissão. O trecho entre o mux terminal (ou mux intermediário) e o repetidor é denominado de seção de regeneração (regeneration section). O trecho entre o mux terminal e o mux intermediário se denomina seção de linha (line section), e o trecho entre os muxs terminais é denotado de seção de caminho (path section). Essas divisões em trechos são importantes, pois, através do uso de bits de overhead, são possíveis as manutenções e os gerenciamentos dos trechos.

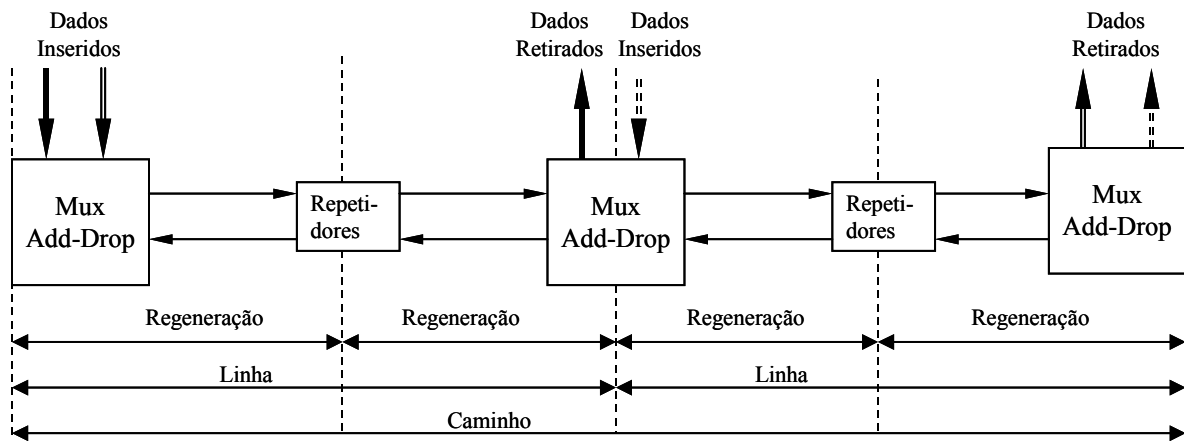


Figura 3.14 Configuração topológica de um sistema de transmissão SONET/SDH.

As localizações desses overheads são mostradas na Fig. 3.15, que ilustra um quadro genérico de SDH. A matriz correspondente a 9 linhas por (3 x n) primeiras colunas são de overhead. As três primeiras linhas são overhead de regeneração e as 6 últimas linhas são overhead de linha. A primeira linha de overhead de linha é um apontador que indica a localização da carga útil (SPE – synchronous payload envelope) dentro da estrutura de quadro de SDH. A figura mostra um exemplo em que a carga útil ocupa dois quadros consecutivos. O overhead de caminho fica acoplado à carga útil e sempre contém 9 bytes (9 x 1).

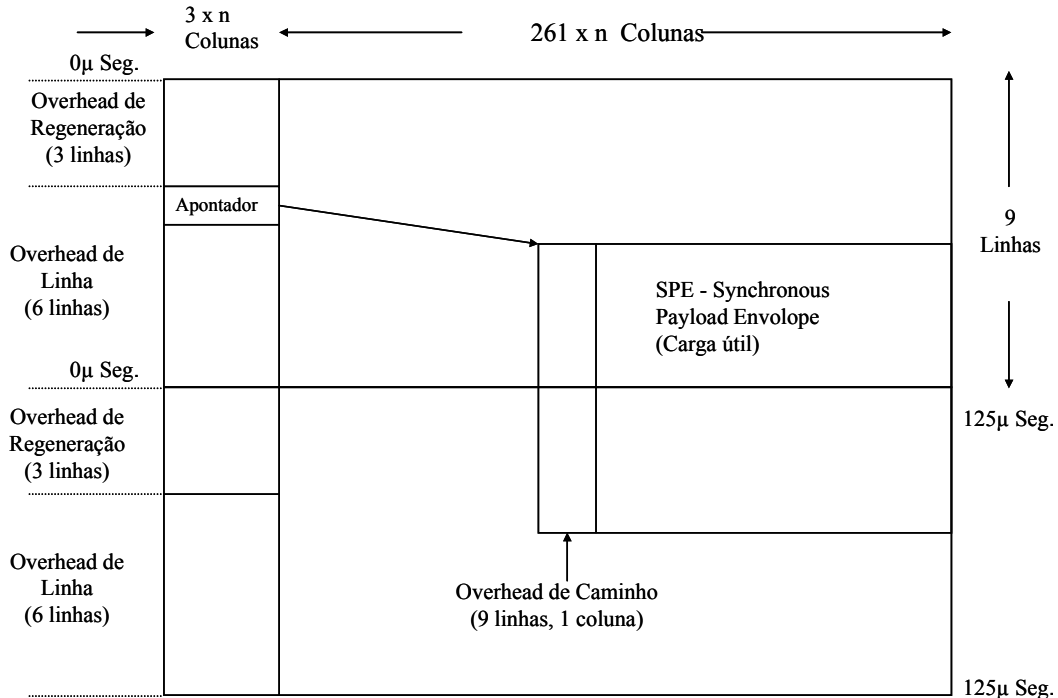


Figura 3.15 Localizações de overheads de seção, linha e caminho.

Estrutura de Multiplexação SDH

Discute-se, aqui, como as diferentes taxas de transmissões de diferentes sistemas podem ser multiplexadas em um quadro de STM-1 do SDH.

A Fig. 3.16 ilustra as várias etapas de tratamento de taxas e de multiplexação para os diferentes sistemas se acomodarem em SDH. Para o sistema PDH europeu, as seguintes taxas são consideradas: 2,048 Mbps, 34,368 Mbps e 139,264 Mbps. Para o sistema PDH americano, as taxas consideradas são 1,544 Mbps, 6,312 Mbps e 44,736 Mbps. Os bits, processados em diferentes taxas, são, inicialmente, submetidos a uma etapa de justificação ou colocados em containeres (C). A justificação é o processo de armazenamento dos bits em uma memória e uma posterior leitura a uma velocidade maior, preenchendo com bits, os espaços gerados (É um processo similar ao utilizado em PDH). Como se observa pela Fig. 3.16, são definidos 5 tipos de containeres e suas respectivas taxas de entrada e de saída. Os containeres são denominados de C-11, C-12, C-2, C-3 e C-4.

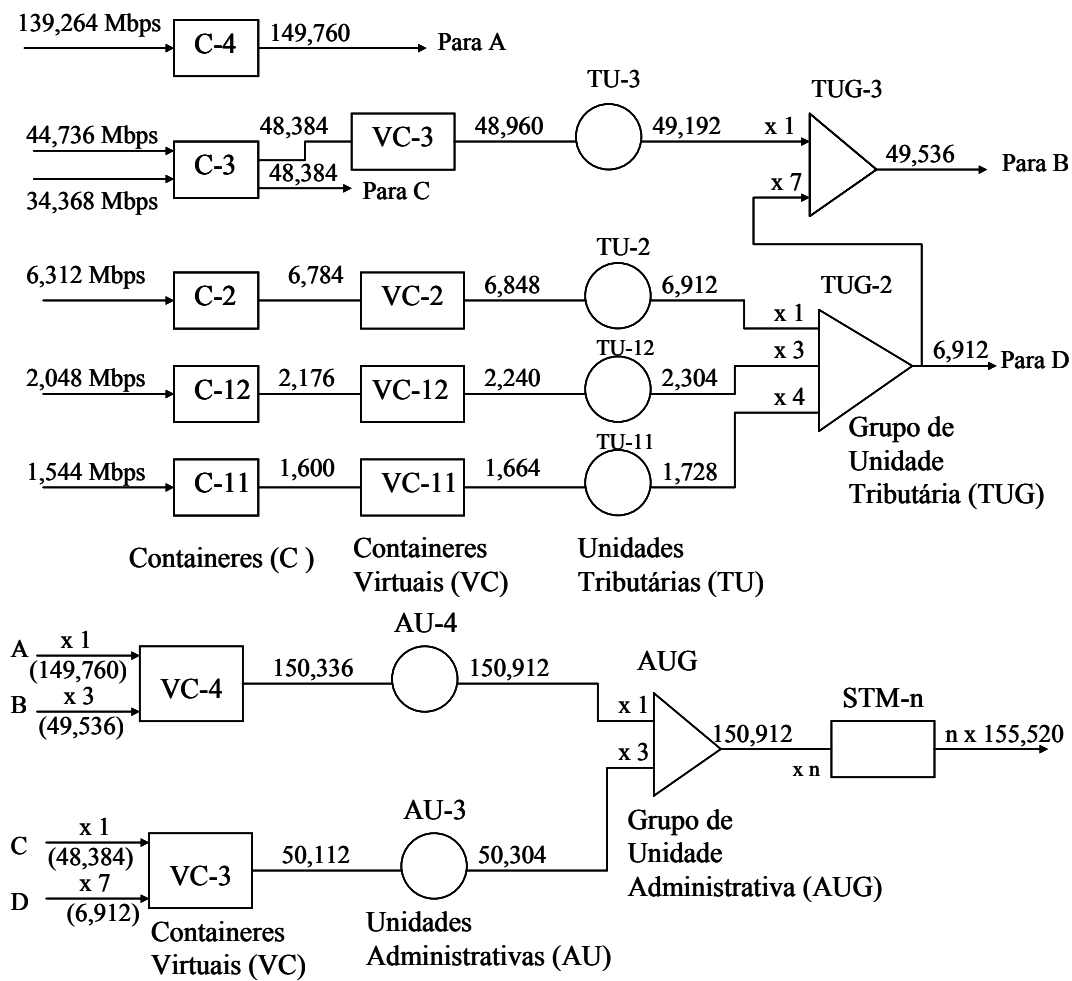


Figura 3.16 Etapas para o tratamento de taxas e multiplexação de diferentes sistemas para acomodação em STM-n.

Os containeres, contendo os bits, são rotulados para o seu gerenciamento e são denominados de containeres virtuais. Os rótulos são denominados de overhead de caminho (POH – path overhead) e contêm informações que serão utilizadas entre dois multiplexadores terminais. Os VC-11, VC-12, VC-2 e VC-3 são denominados de VCs de ordem inferior, e os

VC-3 e VC-4 são VCs de ordem superior. Note que existem dois tipos de VC-3, um de ordem inferior e outro de ordem superior.

As unidades tributárias (TUs) acrescentam bytes aos VCs de ordem inferior. Esses bytes são utilizados para fins de gerenciamento de containeres. O grupo de unidade tributária faz a multiplexação, quando necessária, de várias unidades tributárias.

As unidades administrativas (AU) acrescentam bytes de ponteiros aos VCs de ordem superior, para fins de localização desses containeres no quadro SDH. O grupo de unidade administrativa (AUG) faz a multiplexação, se necessária, de várias unidades administrativas. Após essa etapa, são acrescentados os overheads de regeneração e de linha para, finalmente, acomodar em quadros de STM. Se for somente um AUG, a carga útil pode ser acomodada em STM-1. Os n AUGs podem ser acomodados em STM-n, com a taxa de multiplexação de $n \times 155,52$, como mostrado na Fig. 3.16.

Exemplo 3.2

Descrevem-se, neste exemplo, os detalhes das formações dos containeres e dos virtuais containeres para que um enlace PDH de 139,264 Mbps (E4) seja acomodado em um enlace SDH de 155,52 Mbps (STM-1).

Na Fig. 3.17 são mostradas as etapas para adaptação do sistema E4 para o sistema STM-1.

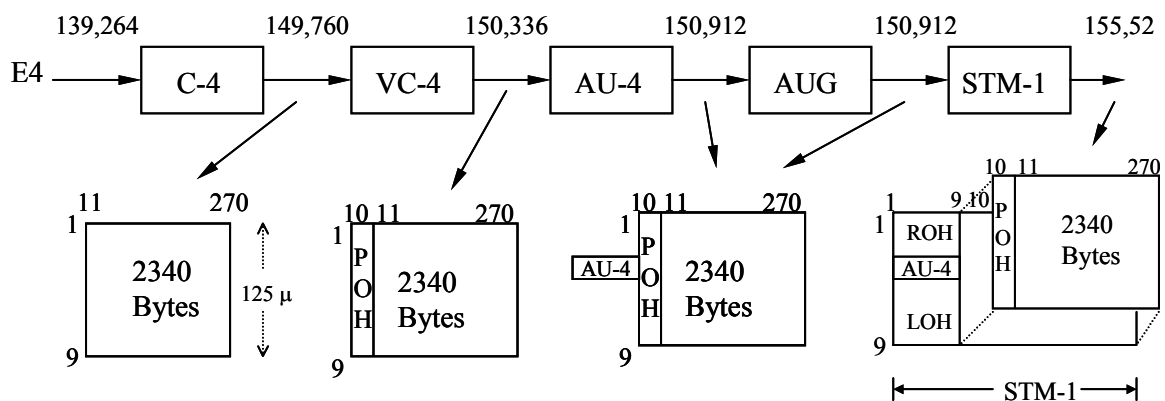


Figura 3.17 Etapas para adaptação do sistema E4 para o sistema STM-1.

Na etapa inicial (C-4), o sistema E4 sofre o processo de justificação. Os bits que chegam a taxa de 139,264 Mbps, são armazenados em uma memória e são lidos a uma taxa de 149,76 Mbps. Isto significa que em 125 μsegundos, podem ser lidos 2340 bytes. Esses bytes podem ser organizados em 9 linhas e 260 colunas, representando um container. A numeração das colunas do container vai de 11 a 270, porque são nessas posições que serão acomodados no quadro STM-1. A função do container virtual VC-4 é acrescentar ao container, o overhead de caminho POH (path overhead), para fins de gerenciamento dos muxs terminais. O container, à saída de VC-4, representa a carga útil (payload) que deve ser acomodada no quadro STM-1. A unidade administrativa AU-4 acrescenta um ponteiro de 9 bytes, que apontará a posição que a carga útil se acomodará. Neste caso, não é feita a multiplexação, portanto, o AUG é um processo inoperante. Finalmente, acrescentando os overloads de regeneração (ROH) e de linha (LOH) e

acomodando a carga útil, forma-se o quadro STM-1. O ponteiro AU-4 ocupa a primeira linha do overhead de linha.

Exemplo 3.3

Descrevem-se, neste exemplo, os detalhes das formações dos containeres e dos virtuais containeres e de tipos de multiplexações para que vários enlaces PDH de 2,048 Mbps (E1) sejam acomodados em um enlace SDH de 155,52 Mbps (STM-1).

Nas Figs. 3.18a e 3.18b, são mostradas as etapas para que vários enlaces E1 sejam acomodados em um quadro de STM-1.

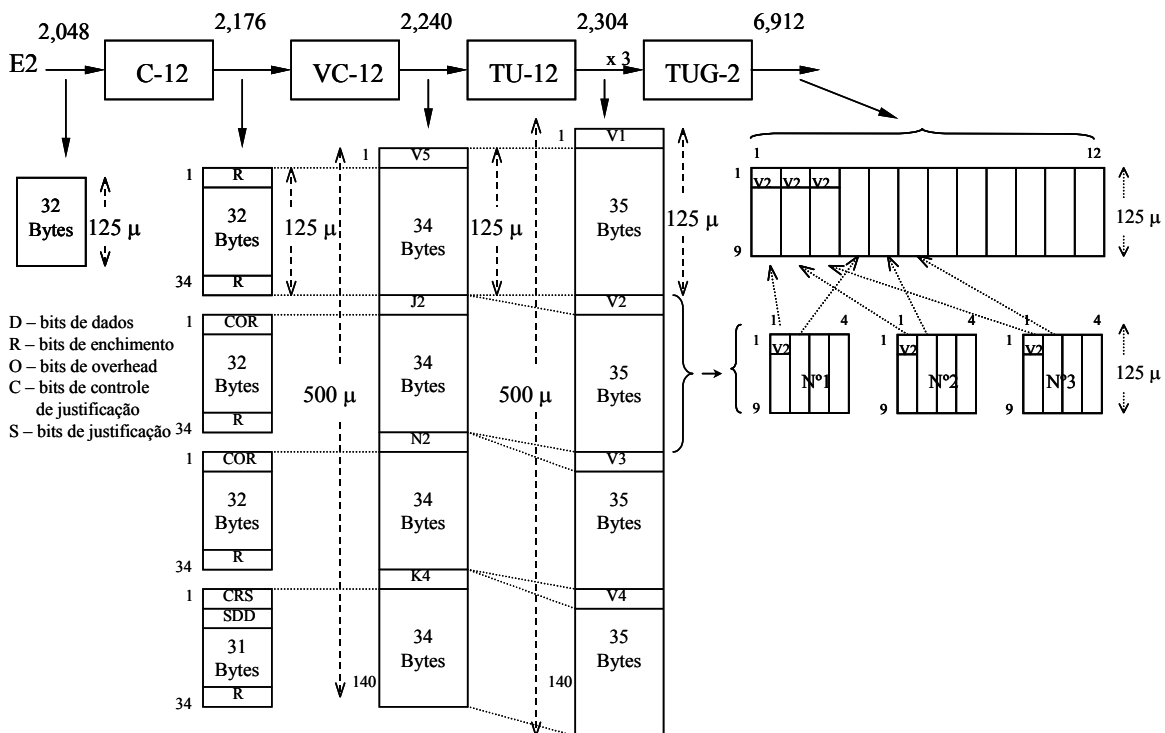


Figura 3.18a Etapas iniciais de acomodação de enlaces E1 para STM-1.

No caso do sistema E1, o tamanho do quadro é 125 μ seg e contém 32 bytes, como visto na seção 3.2. O processo de justificação de C-12, neste caso, acrescenta dois bytes que são para controle de justificação e também para preenchimento. O processo de justificação termina após 4 quadros. O virtual container VC-12 incorpora 1 byte de overhead de caminho (POH) de ordem inferior. O significado desse overhead será completado depois de 4 quadros (modo floating), isto é, quando todos os bytes V5, J2, N2 e K4 forem recuperados. Dessa maneira, as informações de overhead de caminho de ordem inferior são transportadas em multiquadros de 500 μ segundos. A unidade tributária TU-12 acrescenta mais um byte para fins de gerenciamento. Os bytes (V1, V2, V3 e V4) de gerenciamento têm significados, também, após 4 quadros. O grupo de unidade tributária TUG-2 faz a multiplexação de 3 TU-12, a uma taxa de 6,912 Mbps. A Fig. 3.18a mostra que a multiplexação é feita byte a byte. Na figura, o exemplo escolhido para mostrar a multiplexação foi o 2º quadro. Todos os outros quadros são multiplexados da mesma maneira.

Inicialmente, o byte V2 do TU-12 número 1 é multiplexado, seguido de V2 do TU-12 número 2 e assim por diante, obtendo o quadro mostrado na figura.

Para multiplexar os fluxos de bits de 6,912 Mbps em taxas superiores, podem-se tomar dois caminhos diferentes, como mostrado na Fig. 3.16. O caminho escolhido foi utilizar o grupo de unidade tributária TUG-3, como mostrado na Fig. 3.18b. Nesse caso, são multiplexados 7 enlaces de 6,912 Mbps em um enlace de 49,536 Mbps. A multiplexação é feita, novamente, byte a byte e o quadro resultante é uma matriz de 9 x 86, onde foram acrescentados bytes de overhead (NPI) e de preenchimento (R). Para acomodar o fluxo de bits de 44,936 Mbps em VC-4, são necessários três enlaces. A taxa de multiplexação na saída do VC-4 é 150,336 Mbps, que resulta em um container de 2349 bytes, contendo o overhead de caminho POH de 9 bytes, 18 bytes de preenchimento (R) e a carga multiplexada de 2322 bytes ($86 \times 9 \times 3$). Após a unidade administrativa AU-4 acrescentar um ponteiro de 9 bytes, a carga útil (payload) está pronta para ser acomodada em STM-1, uma vez que o AUG está inoperante. O container de STM-1 recebe os overheads de regeneração (ROH) e de linha (LOH), e é transmitido em um enlace de 155,52 Mbps.

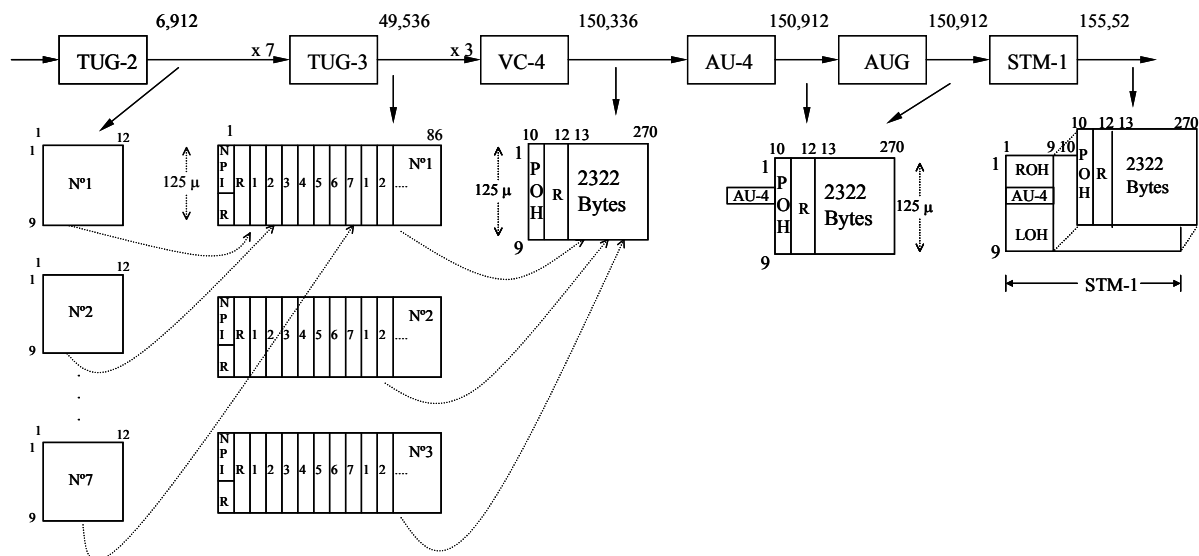


Figura 3.18b Etapas finais de acomodação de enlaces E1 para STM-1.

Exercícios

- 3.1 Porque um pulso retangular de largura t transmitido em um meio físico se torna pulso atenuado e alargado no tempo ($\text{largura} \gg t$)?
- 3.2 Explique porque a taxa de bits de saída de uma hierarquia PCM superior não é exatamente igual a multiplicação dos sistemas de hierarquia inferior.
- 3.3 Para os sistemas PCMs do Brasil (E1) e dos Estados Unidos (T1), calcular as taxas de bits de
 - a) sinalização.
 - b) sincronismo de quadro.
 - c) sincronismo de multiquadro.

3.4 Para a seqüência de bits abaixo:

10100001010000100011

Desenhe as formas dos sinais na linha de transmissão quando se utiliza o código

- a) AMI
- b) 2B1Q
- c) HDB2

3.5 Para a transmissão de um arquivo de 100 Mbytes podem ser utilizados dois sistemas de transmissão: E1 ou STM-1 (SDH).

a) Calcule a porcentagem de overhead do sistema E1, supondo que todos os canais de voz são utilizados para transmitir o arquivo.

b) Calcule a porcentagem de overhead do sistema STM-1, supondo que toda a parte do payload é utilizada para transmitir o arquivo.

c) Calcule o tempo de transmissão para cada sistema enviar todo o arquivo.